

文章编号: 1000-2618(2009)01-0030-06

【电子与信息工程】

CMOS 有源集成像素传感器检测高能物理粒子

李 琰¹, Yavuz Degerli², 姜 来¹, 纪 震¹

(1. 深圳大学德州仪器 DSPs 实验室, 深圳大学计算机与软件学院, 深圳 518060;

2. CEA Saclay, IRFU/SEDI, 91191 Gif-sur-Yvette Cedex, 法国)

摘 要: 研究适用于下一代国际线性电子对撞机中顶点探测器的 CMOS 有源集成像素传感器. 实验芯片现采用标准 0.35 μm CMOS 工艺设计, 像素矩阵为 128 行 \times 32 列, 像素大小为 25 μm \times 25 μm , 在像素内部实现相关双次采样技术. 通过采用放射源⁵⁵Fe 测定, 芯片等效输入随机噪声为 12 个电子, 而固定噪声为 3 个电子. 传感器的电荷-电压转换系数达 59 $\mu\text{V}/\text{e}^-$. 在 170 MHz 工作主频下, 芯片信号处理速度达 12 $\mu\text{s}/\text{帧}$. 芯片模拟部分功耗小于 30 mW.

关键词: 国际线性电子对撞机; CMOS 有源像素传感器; 相关双次采样; 随机噪声; 固定噪声; 电荷-电压转换系数

中图分类号: TN 432.1; TP 212.9

文献标识码: A

因高能物理实验需要, 下一代国际线性电子对撞机 (international linear collider, ILC) 的顶点探测器需配备更快速、更精确, 且具有更强抗辐射性能的传感器. 根据物理模拟结果, 顶点探测器将采用 5 层结构, 共需约 3 亿像素. 其中, 最里层半径仅 15 mm, 包含约 2 500 万像素, 信号传输速度达 25 $\mu\text{s}/\text{帧}$, 且探测精度需高于 5 μm ^[1]. 另外, 顶点探测器的指标还包括介入物质的量级 (material budget)、抗辐射及功耗等. 其中, 介入物质质量级为 0.1% X_0 , 需将传感器减薄至 50 μm 左右. 抗辐射指标 (3年) 分别需达到 $2 \times 10^{11} \text{ n}_{\text{eq}}/\text{cm}^2$ 及 150 krad^[2]. 现有的各种传感器件 (silicon micro strip, charge coupled device 和 hybrid pixel) 不能够同时满足这些技术指标, 因此, 需进行研究以改善这些传感器件的性能或者开发出新型传感器件以满足需要.

早在 1960 年 MOS 传感器就已被提出^[3]. 然而, 由于像素面积限制, 当时的生产工艺无法在其上集成有源器件以读取像素信号. 信号探测单元被直接连接在数据总线上, 从而带来了很高的读取噪声. 但随着 CMOS 制造工艺的进步, 微米及亚微米技术的实现, 有源晶体管可集成在像素中, 构成有

源像素传感器 (active pixel sensor, APS), 大大提高了 CMOS 传感器性能. 现在的 CMOS 工艺可在传感器芯片上集成完整的信号采集、转化及处理电路, 实现单片系统 (system on chip, SOC) 在提高系统性能的同时显著降低系统功耗和成本.

1999 年, 集成的有源 CMOS 传感器 (CMOS monolithic active pixel sensors, MAPS) 首次被证明可用于高能物理实验中最小电离粒子 (minimum ionizing particles, MIPs) 轨迹检测, 且达到很高的探测率和分辨率^[4]. 然而, 由于最小电离粒子所产生的输入信号幅度很小 (mV 量级, 与 CMOS 器件噪声相似), 设计满足 ILC 顶点探测器要求的 CMOS 高速传感器 (读取速度达 25 $\mu\text{s}/\text{帧}$) 是一个非常艰巨的任务, 需在传感器设计中集成特殊的信号处理电路, 以实现相关双次采样 (correlated doubled sampling, CDS), 达到自动消除噪声的目的.

1 芯片结构

1.1 像素结构

由于庞大的市场需求, 在可见光应用领域中,

收稿日期: 2008-01-08; 修回日期: 2008-11-13

基金项目: 国家自然科学基金资助项目 (60872125); 深圳市科技计划项目 (200706); 美国德州仪器公司创新基金资助项目

作者简介: 李 琰 (1978-), 男 (汉族), 湖北省武汉市人, 深圳大学讲师、博士. E-mail: liyan@szu.edu.cn

通讯作者: 纪 震 (1973-), 男 (汉族), 深圳大学教授、博士. E-mail: jizhen@szu.edu.cn

基于 CMOS 传感器的对于光子的探测、成像技术日趋成熟, 开发了各种可有效减小甚至消除复位噪声的新型电路结构^[5-8]. 其中, 文献 [5] 中的像素结构通过加入一个串联电容有效地消除了因像素内部晶体管参数漂移所带来的固定噪声, 并抑制电路中开关的复位噪声. 因此, 可利用这种像素结构来实现微弱信号检测.

然而, 由于最小电离粒子与可见光中光子的物理特性不同, 文献 [5] 中介绍的像素结构不能直接应用到高能物理实验领域中的离子射线轨迹检测. 更重要的是, 最小电离粒子射线在 CMOS 传感器内产生的信号非常微弱, 仅为几百 μV 左右, 与像素内晶体管间的固定噪声处于相同量级, 给以后对信号处理带来很大的困难. 另外, 文献 [5] 中介绍的电路不适于信号的高速读取, 因此文献 [9-10] 对此电路做了修改, 修改后的电路结构及所需控制信号如图 1.

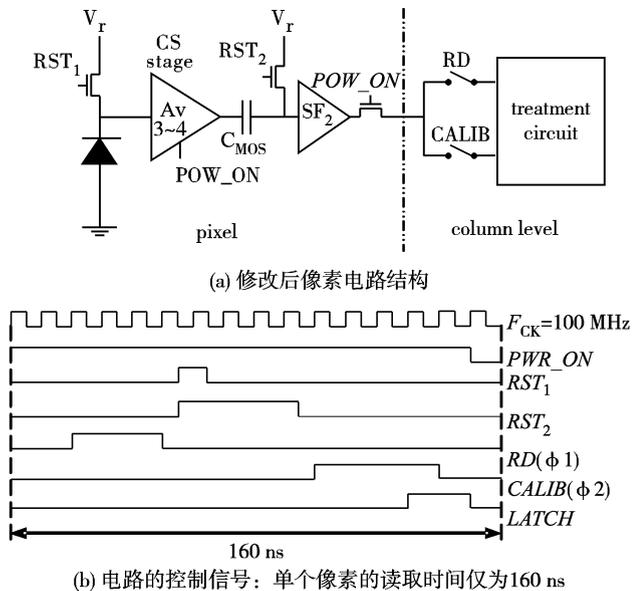


图 1 可用于高能物理粒子探测的像素结构及所需控制信号^[9-10]

Fig. 1 Pixel architecture used for high energy particles detection and its timing diagram

一个共源电压放大器安置在探测单元的输出接点上, 放大器的电压增益为 3~4, 对探测到的信号可及时放大, 提高信号的抗干扰能力. 为避免电荷的耦合传递对读取速度的影响, 采用 photo-diode 型探测单元替代文献 [5] 中的 photo-gate 型探测单元. 为抑制总线噪声, 增加一个列处理电路的控制

信号 CALIB, 用于存储像素信号输出路径上的参考电位. 增加像素内部信号 POW_ON, 用于控制像素供电. 该信号控制同一行上所有像素, 可在积分状态时切断像素电源, 从而大大地降低芯片的静态功耗. 增加一个用于列比较器的 LATCH 信号, 以控制比较器输出. 由于采用行公共控制信号 PWD_ON, 在芯片运行过程中, 仅当前正在读取的一行像素才消耗功率, 所以整个芯片像素矩阵的功耗为

$$P = 70 \times 10^{-6} \times 3.3 \times 128 = 29.6 \text{ (mW)}. \quad (1)$$

芯片控制信号如图 1 (b). 像素内的相关双次采样通过串联电容 C_{MOS} 实现. 读取每一个像素需 16 个时钟周期, 当工作时钟为 100 MHz 时, 所需时间仅为 160 ns, 因此读取速度为 20.48 $\mu\text{s}/\text{帧}$.

1.2 实验芯片结构

实验芯片 (HiMAPS2) 采用含外延生长层 (epitaxial layer, 厚度为 14 μm) 的标准 CMOS 0.35 μm 工艺设计. 芯片有一个 128 行 \times 32 列的像素矩阵, 由 4 个 32 行 \times 32 列的子像素矩阵组成, 分别表示为 S_1, S_2, S_3 和 S_4 . 像素大小为 25 $\mu\text{m} \times 25 \mu\text{m}$. 其中, S_1, S_2 和 S_3 中像素均采用图 1 (a) 中所描述的结构. S_1 中反置二极管大小为 1.7 $\mu\text{m} \times 1.7 \mu\text{m}$, S_2 和 S_3 中反置二极管大小为 2.4 $\mu\text{m} \times 2.4 \mu\text{m}$. S_3 的版图 (layout) 设计采用抗辐射技术, 在探测单元周围加了一圈保护结构 (guard-ring structure). S_4 由法国斯特拉斯堡的 IPHC 实验室设计, 采用可自动偏置的探测单元结构^[11]. 像素矩阵信号的输出安排为: 8 列输出直接连接在输出缓冲器上, 将探测到的模拟信号直接输出, 用作像素技术指标的测定; 另外 24 列输出都在每列的末端分别连接一个具有自动清除固定噪声 (offset auto-zeroed) 功能的高速比较器^[12], 可根据所设定的阈值电压将像素输出的模拟信号转化为 1 位 (1 或 0) 的数字信号. 24 路数字信号再通过移位寄存器编码后分作 4 路串行输出. 整个芯片所需的控制信号由集成在芯片上的逻辑控制器提供. 逻辑控制器的初始化阶段由 PC 机通过并行口编程实现. 初始化后, 芯片可独立运行, 所需的一切控制信号皆由逻辑控制器提供.

实验芯片版图及结构如图 2.

2 芯片技术参数测量

为精确测定芯片各项参数, 采用基于 USB 2.0

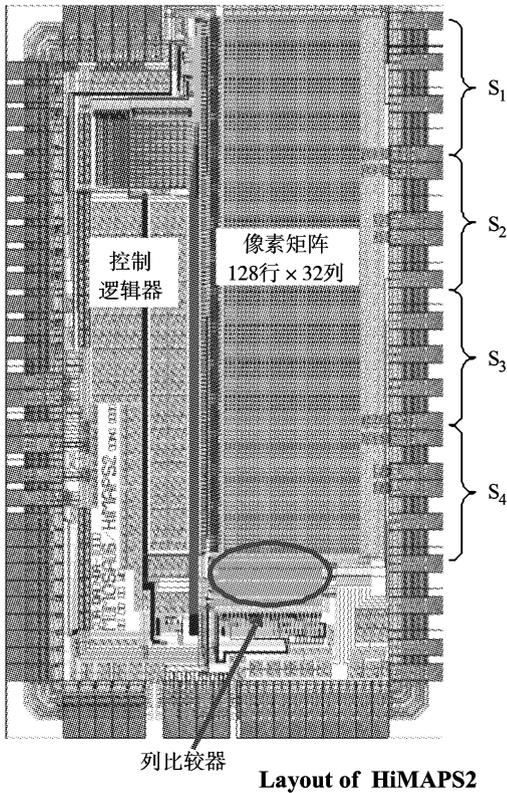


图 2 实验芯片 HiMAPS 2 的版图

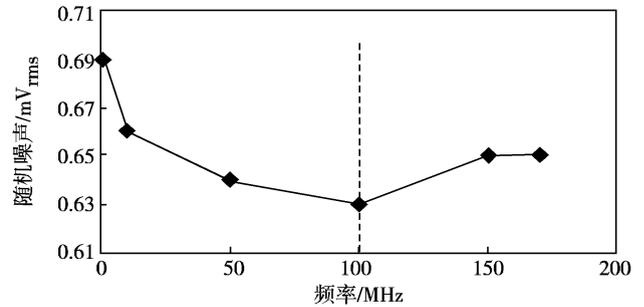
Fig. 2 Layout of HiMAPS 2

接口的便携式数据采集系统^[13]. 信号采集的控制由安装的 XILINX Virtex II FPGA 实现, 可对并行的 4 路模拟输入信号同时进行抽样与量化, 将其分别转换为 12 位的数字信号. 然后, 通过 USB 2.0 接口将转化好的数字信号储存到电脑硬盘里, 并采用专用分析软件处理实验数据.

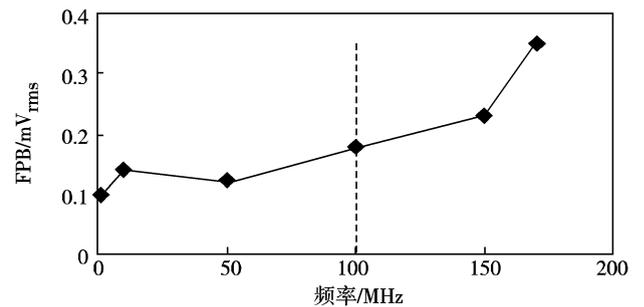
2.1 输出噪声测量

噪声是芯片的重要参数, 本文将在不同工作主频下测量芯片噪声. 对于 CMOS 传感器来说, 噪声可分为不随时间变化的随机噪声及固定噪声 (fixed pattern noise, FPN). 随机噪声由因晶体管内部 PN 结产生的散粒噪声 (shot noise)、热噪声及 $1/f$ 噪声等组成, 其大小决定电路可处理信号的能力. 固定噪声产生于电路中所采用的晶体管之间参数 (MOS 管的阈值电压和跨导等) 的差异. 对于 CMOS 传感器来说, 其大小标志着像素矩阵中在每个像素输出所测量到的参考电压的变化程度, 决定芯片级自动信号处理的成功与否.

利用数据采集设备, 在不同工作频率下对芯片的随机噪声和固定噪声进行测量, 结果如图 3.



(a) 不同工作主频下输出端口的随机噪声



(b) 不同工作主频下输出端口的固定噪声

图 3 实验芯片在不同工作频率下的输出端口的随机和固定噪声

Fig. 3 Temporal noise and FPN of the test chip in function of main clock frequency

在测量中, 芯片最高工作频率达 170 MHz, 超过芯片的设计频率 100 MHz. 由图 3 可见, 在不同工作频率下, 芯片输出端口的噪声均得到有效控制. 图 3 中所有测得的数据均为均方根值. 其中, 随机噪声小于 0.7 mV, 固定噪声小于 0.35 mV. 由图 3(a) 可见, 当工作频率为 1 MHz 时测得随机噪声的值最大 (0.69 mV), 当工作频率升高时随机噪声逐渐降低并趋于平稳 (约为 0.64 mV). 这种变化的主要原因是当芯片工作频率降低时, 低频噪声 ($1/f$ 噪声) 的影响渐增. 由图 3(b) 可见, 固定噪声随工作频率的升高而渐增. 这是因为串联电容上对信号采样的时间随工作频率的升高而减小, 当实际工作频率超过设计频率时, 信号还没完全稳定就被外电路读出. 对比图 3(a) 和图 3(b), 在所有测试频率下, 固定噪声都小于随机噪声, 且对于芯片的设计工作频率来说, 随机噪声仅为 0.63 mV. 因此, 图 1(a) 中的电路结构有效抑制了传感单元的噪声, 为实现具有自动处理采样信息功能的智能 CMOS 高速传感芯片提供了可能.

2.2 像素特性测量

电荷 - 电压转换系数 (charge-to-voltage conver-

sion factor, CVF)、电荷采集效率 (charge-collection efficiency, CCE) 等重要像素参数的测定是通过采用放射性同位素⁵⁵Fe (5.9 keV 和 6.4 keV, 5.9 keV 为主要的激发能量) 来实现。

每一个⁵⁵Fe 所发出的 X 光子 (5.9 keV) 在硅晶体中可产生约 1 640 个自由电子空穴对。在积分状态下, 像素将会对这些自由电子进行采集。当由一个 X 光子产生的所有自由电子都被唯一的一个像素所收集时, 根据像素的输出电压, 可计算出像素的 CVF 值 (单位: $\mu\text{V}/e^-$) 为

$$CVF = \frac{P_{\text{calib_peak}}}{1\ 640}. \quad (2)$$

图 4 中给出工作频率为 100 MHz (1 ADC unit = 0.5 mV) 时, 子像素矩阵 S_2 中所有像素的输出信号统计直方图。

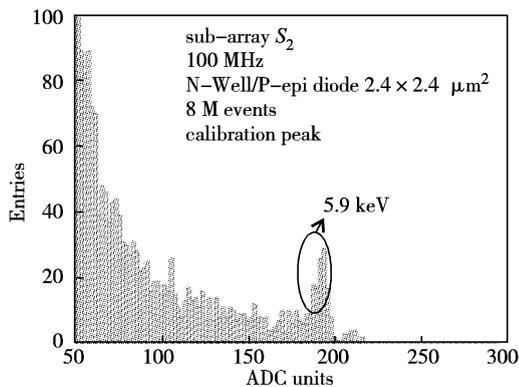


图 4 工作频率为 100 MHz 时测定子像素矩阵 S_2 的 CVF

Fig. 4 Calibration of the pixels in sub array S_2 at 100 MHz

在图 4 中可观察到像素所采集到的能量在 190 ADC units 处有一清晰的峰, 对应于⁵⁵Fe 所发出的 5.9 keV 的 X 光子。由式 (2) 可得, $CVF = 59 \mu\text{V}/e^-$ 。在不同工作频率下 (1 ~ 170 MHz) 分别测定 CVF 值, 结果显示 CVF 值不随工作频率变化而改变, 证明芯片的工作状态非常稳定。

实验获得 CVF 值后可计算芯片的等效输入噪声, 得到等效随机噪声仅为 11 个电子而等效固定噪声仅为 3 个电子 (工作频率为 100 MHz 时)。因此, 本实验芯片所采取的像素结构成功抑制了输入随机噪声和固定噪声, 可应用于 MIPs 轨迹探测等需要对微弱输入信号进行处理的领域中。

实验得到 CVF 后, 还需对整个像素矩阵的

CCE 进行测定。在自由电荷采集过程中, 用来采集电荷的反置二极管面积非常小 (相对于像素的总面积), 因此, X 光子产生的所有自由电荷很难被唯一的二极管采集到, 大多数情况下总电荷将分散到相邻像素中。由于数据采集装置只有 4 路模拟并行输入, 本文只对相邻 3×3 像素的 CCE 进行研究, 结果如图 5。

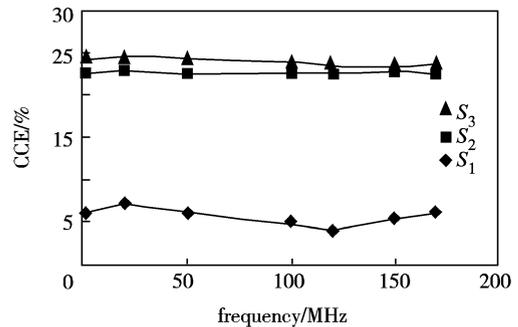


图 5 不同子像素矩阵的电荷采集效率

Fig. 5 Charge collection efficiency for the pixels of the different sub arrays

电荷采集效率与像素内反置二极管单元面积大小成正比。其中, 单元面积最小的子像素矩阵 S_1 的 $CCE < 10\%$ 。而采用相同单元面积的 S_2 和 S_3 CCE 值相似, 分别为 23% 和 24%。它们之间的差别来源于 S_3 的像素采用 guard-ring 保护结构, 等效电容比 S_2 略大。对于所有子像素矩阵, 电荷采集效率都不随芯片工作频率改变而变化。最高工作频率达 170 MHz, 表明在 $12 \mu\text{s}/\text{帧}$ 的高读取速度下, 所采用的电路结构的性能没有降低。因此, 该电路结构可作为实现下一代国际电子对撞机中顶点探测器的高速传感器单元的基础。

以上电荷采集效率是通过⁵⁵Fe 所发出的 X 光子测定。由于这种光子的能量只有 5.9 keV, 并不能穿透传感单元, 所以产生的自由电子将会在外延生长层中扩散 (大于 3×3 像素范围), 并影响像素矩阵的电荷采集效率。然而, 具有高能量的 MIPs (GeV 量级), 将会穿透传感单元, 所产生的自由电荷将会集中在它所经路径上。因此, 对该实验芯片来说, 电荷采集效率对于芯片最终空间分辨率的影响, 还需用具有高能量的粒子射线来测定。

结 语

文章介绍了一个用于检测高能粒子实验中微小

信号的传感器芯片. 芯片由标准的 CMOS 0.35 μm 技术实现, 通过像素内部相关双次采样技术的采用, 成功地抑制了芯片的输入噪声, 使得实现对像素矩阵所采集到的模拟信号的自动处理成为可能. 芯片像素矩阵的特性通过采用放射源⁵⁵Fe 进行了测定. 在不同的工作主频下芯片的性能十分稳定, 最高的读取速度达到了 12 $\mu\text{s}/\text{帧}$ (128 行 \times 32 列).

芯片的性能还需要采用具有高能量的粒子射线来进一步全面测定. 另外, 芯片上经过列比较器处理后的数字输出部分还需要必要的测量来确定它们的特性 (固定噪声, 随机噪声以及探测的效率).

参考文献:

- [1] Winter M. 符合顶点探测器的 CMOS 传感器的研究进展 [C] // 国际线性电子对撞机年会论文集, 班加罗尔 (印度): 印度科学院, 2006 (英文版).
- [2] Winter M. CMOS 传感器的研究与实现: 2006 年工作计划 [R]. SOCLE-IPNL-12.01.06, 里昂: 里昂原子能学院, 2006 (法文版).
- [3] Bigas M, Cabruja E, Forest J, 等. CMOS 图像传感器回顾 [J]. 微电子学报, 2006, 37(5): 433-451 (英文版).
- [4] Deptuch G, Berst J D, Claus G, 等. 用于检测电力粒子的集成有源传感器的设计与测试 [J]. IEEE 原子科学汇刊, 2002, 49(2): 601-610 (英文版).
- [5] Merrill R. 像素间复位噪声的清除 [C] // IEEE 电容耦合器件以及高级图像传感器 2001 年年会论文集. 太浩湖 (美国): IEEE, 2001: 153-156 (英文版).
- [6] Takayanagi I, Fukunaga Y, Yoshida T, 等. 4 晶体管构造的电容耦合复位有源像素及其复位噪声抑制能力 [C] // IEEE 电容耦合器件以及高级图像传感器 2001 年年会论文集, 太浩湖 (美国): IEEE, 2001: 118-122 (英文版).
- [7] Kozlowski L J, Standley D L. 带列监禁复位功能的低噪声紧凑型有源像素传感器: 美国, W09953683 [P]. 1999-10-01 (英文版).
- [8] Fowler B, Godfrey M D, Balicki J, 等. CMOS 有源像素传感器中采用有源复位技术的低噪声读取 [G] // Morley M Blouke, Nitin Sampat, George M Williams. 应用于科学、工业及数字图像处理领域的传感器与照相系统. 圣何塞 (美国): 国际光学工程学会, 2000, 3965: 126-135 (英文版).
- [9] Degerli Y, Deptuch G, Fourches N, 等. 用于电离粒子检测的具有像素内复位噪声清除以及数字输出功能的高速继承有源像素传感器 [J]. IEEE 原子科学汇刊, 2005, 52(6): 3186-3193 (英文版).
- [10] Li Y, Degerli Y, Besancon M, 等. 可用于未来国际电子对撞机顶点探测器的 CMOS 传感器 [J]. 原子能科学器件与方法 A, 2007, 572: 300-304 (英文版).
- [11] Deptuch G. 为物理粒子探测而优化设计的电荷敏感器件 [C] // IEEE 电容耦合器件以及高级图像传感器 2003 年年会会议录. 施洛斯埃耳毛 (德国): IEEE, 2003 (英文版).
- [12] Degerli Y, Fourches N, Rouger M, 等. 适用于顶点探测器中 CMOS 有源集成像素传感器读取电路的低功耗可自动复位的高速比较器 [J]. IEEE 原子科学汇刊, 2003, 50(5): 1709-1717 (英文版).
- [13] Claus G, Besson A, Deptuch G, 等. 适用于有源集成传感器测量的便携式系统 [Z]. 罗马: IEEE 原子科学会议录, 2004: 1512-1516 (英文版).

Abstract: 1000-2618(2009)01-0034-EA

CMOS active pixel sensors for high energy particle tracking

LI Yan¹, Yavuz Degerli², JIANG Lai¹, and JI Zhen¹

1) Texas Instruments DSPs Lab
School of Computer and Software Engineering
Shenzhen University
Shenzhen 518060
P. R. China

2) CEA Saclay
IRFU/SEDI
91191 Gif-sur-Yvette Cedex
France

Abstract: The future international linear collider (ILC) requires a vertex detector with higher spatial resolution and
<http://journal.szu.edu.cn>

faster readout speed. As a potential equipment, monolithic active pixel sensor (MAPS) based on standard CMOS technology is discussed. A 128×32 pixels prototype was developed on a standard CMOS $0.35 \mu\text{m}$ process. The pitch of pixel is $25 \times 25 \mu\text{m}^2$. Correlated double sampling (CDS) and signal amplification have been realized inside pixel. The prototype was calibrated by using a ^{55}Fe X-ray source. For temporal noise, the input referred value is only $12 e^-$. For fixed pattern noise (FPN), the corresponding value is only around $3 e^-$. The charge-to-voltage conversion factor achieves $59 \mu\text{V}/e^-$ and the readout speed reaches $12 \mu\text{s}/\text{frame}$ when the main working frequency is set to 170MHz . The power dissipation of the whole analog part for the prototype is less than 30mW .

Key words: ILC (international linear collider); CMOS active pixel sensors; correlated double sampling; temporal noise; fixed pattern noise; charge-to-voltage conversion factor

References:

- [1] Winter M. Development of CMOS sensors adapted to the vertex detector requirements [C] // International Linear Collider Workshop, Bangalore (India): Indian Institute of Science, 2006.
- [2] Winter M. R&D des Capteurs CMOS: Plans pour 2006 [R]. SOCLE-IPNL-12.01.06, Lyon: Institut de Physique Nucléaire de Lyon, 2006 (in France).
- [3] Bigas M, Cabruja E, Forest J, et al. Review of CMOS image sensors [J]. *Microelectronics Journal*, 2006, 37(5): 433-451.
- [4] Deptuch G, Berst J D, Claus G, et al. Design and testing of monolithic active pixel sensors for charged particle tracking [J]. *IEEE Transactions on Nuclear Science*, 2002, 49(2): 601-610.
- [5] Merrill R. Intra-pixel reset noise cancellation [C] // Proc 2001 IEEE Workshop on Charge Coupled Devices and Advanced Image Sensors. Lake Tahoe (USA): IEEE, 2001: 153-156.
- [6] Takayanagi I, Fukunaga Y, Yoshida T, et al. A four-transistor capacitive feedback reset active pixel and its reset noise reduction capability [C] // Proc 2001 IEEE Workshop on Charge Coupled Devices and Advanced Image Sensors. Lake Tahoe (USA): IEEE, 2001: 118-122.
- [7] Kozlowski L J, Standley D L. Compact low-noise active pixel sensor with progressive row reset: USA, WO9953683 [P]. 1999-10-01.
- [8] Fowler B, Godfrey M D, Balicki J, et al. Low noise readout using active reset for CMOS APS [C] // Blouke M M, Sampat N, Williams G M. *Sensors and Camera Systems for Scientific, Industrial, and Digital Photography Applications*. San Jose (USA): The International Society for Optical Engineering, 2000, 3965: 126-135.
- [9] Degerli Y, Deptuch G, Fourches N, et al. A Fast monolithic active pixel sensor with pixel-level reset noise suppression and binary outputs for charged particle detection [J]. *IEEE Transactions on Nuclear Science*, 2005 52(6): 3186-3193.
- [10] Li Y, Degerli Y, Besancon M, et al. CMOS sensors for the vertex detector of the future international linear collider [J]. *Nuclear Instruments and Methods in Physics Research: A*, 2007, 572: 300-304.
- [11] Deptuch G. Charge sensitive elements optimized for particle tracking [C] // 2003 IEEE Workshop on Charge Coupled Devices and Advanced Image Sensors, Schloss Elmau, Elmau (Germany): 2003.
- [12] Degerli Y, Fourches N, Rouger M, et al. Low-power autozeroed high-speed comparator for the readout chain of a CMOS monolithic active pixel sensor based vertex detector [J]. *IEEE Transactions on Nuclear Science*, 2003, 50(5): 1709-1717.
- [13] Claus G, Besson A, Deptuch G, et al. A portable system for monolithic active pixel sensors characterization [Z] Rome: IEEE NSS Conference Record, 2004: 1512-1516.

【中文责编: 英 子; 英文责编: 卫 栋】